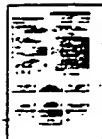


Delphion

Intellectual Property Network

[IPN Home](#) | [Search](#) | [Order](#) | [Shopping Cart](#) | [Login](#) | [Site Map](#) | [Help](#)

Patent Plaques

Recognize
the achievement

P4140792A2: IMAGE PROCESSOR

[View Images \(1 pages\)](#) | [View INPADOC only](#)

Country: JP Japan

Kind:

Inventor(s): HAMADA KAZUHIKO

Applicant(s): SEGA ENTERP LTD

[News, Profiles, Stocks and More about this company](#)

Issued/Filed Dates: May 14, 1992 / Oct. 2, 1990

Application Number: JP1990000264473

IPC Class: G09G 5/02; A63F 9/22; G06F 15/62; G06F 15/66; G06F 15/66; G09G 5/00; G09G 5/36;

Abstract: **Purpose:** To obtain translucent image data or vignette image data by processing image data, read out of color RAMs according to image codes, by mixing.

Constitution: The color RAMs (not shown in Figure) are stored with image data containing color information corresponding to image codes and image data corresponding to an image code at a position in a picture to be displayed is read out of the color RAM. A 1st image code with high priority and a 2nd image code with low priority are set for the position in the picture to be displayed. A mixing process part 10 inputs the current 2nd image data BO, the current 1st image data AO, 1st image data A1 from a latch 20 which is one dot precedent, 1st image data A2 from a latch 22 which is two dots precedent, 1st image data A3 from a latch 24 which is three dots precedent, and control data C from a control register 26, and processes those data to output image data R, G, and B by the primary colors. The mixing process part 10 mixes two image data at a specific rate to perform a translucence processing. For a vignette process, the current image data and image data which are delayed by a specific time are mixed at a specific ratio.

COPYRIGHT: (C)1992,JPO&Japio

Other Abstract Info: none

Foreign References: (No patents reference this one)



[Nominate this
invention
for the Gallery...](#)

Alternative
Searches[Patent Number](#)[Boolean Text](#)[Advanced Text](#)

Browse

[U.S. Class
by title](#)[U.S. Class
by number](#)**TDB**[IBM Technical
Disclosure Bulletin](#)

⑫ 公開特許公報(A) 平4-140792

⑬ Int. Cl. ³	識別記号	庁内整理番号	⑭ 公開 平成4年(1992)5月14日
G 09 G 5/02		8121-5G	
A 63 F 9/22		8102-2C	
	B	8102-2C	
G 06 F 15/62	3 1 0	8125-5L	
15/66		8420-5L	
	4 5 0	8420-5L	
G 09 G 5/00		8121-5G	
	H	8121-5G	
	T	8121-5G	
	A	8121-5G	
5/36		8121-5G	
審査請求 未請求 請求項の数 2 (全7頁)			

⑮ 発明の名称 画像処理装置

⑯ 特 願 平2-264473

⑰ 出 願 平2(1990)10月2日

⑱ 発 明 者 濱 田 和 彦 東京都大田区羽田1丁目2番12号 株式会社セガ・エンタープライゼス内

⑲ 出 願 人 株式会社セガ・エンタープライゼス 東京都大田区羽田1丁目2番12号

⑳ 代 理 人 弁理士 北野 好人

明 細 書

1. 発明の名称

画像処理装置

2. 特許請求の範囲

1. カラー情報を含む画像データが記憶されたカラーRAMと、前記カラーRAMから読み出された画像データをデジタルアナログ変換して画像表示部に出力するデジタルアナログ変換器とを有する画像処理装置において、

前記カラーRAMから読み出された第1の画像データと、前記カラーRAMから読み出された第2の画像データとを所定の比率で混合して半透明画像データを生成する半透明処理部を備え、

前記半透明処理部により処理された画像データを前記デジタルアナログ変換器によりデジタルアナログ変換して画像表示部に出力することを特徴とする画像処理装置。

2. カラー情報を含む画像データが記憶され

たカラーRAMと、前記カラーRAMから読み出された画像データをデジタルアナログ変換して画像表示部に出力するデジタルアナログ変換器とを有する画像処理装置において、

前記カラーRAMから読み出された第1の画像データと、前記第1の画像データを所定時間遅延させた遅延画像データとを所定の比率で混合してぼかし画像データを生成するぼかし処理部を備え、

前記ぼかし処理部により処理された画像データを前記デジタルアナログ変換器によりデジタルアナログ変換して画像表示部に出力することを特徴とする画像処理装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は画像処理装置、特にコンピュータゲーム機に使用される画像処理装置に関する。

〔従来の技術〕

従来より、コンピュータゲームは、一般大衆の娯楽として楽しまれているが、近年のコンピュータゲーム機は、需要者の要求に応えるためのソフトウェア、ハードウェア共に高度化、複雑化している。

特に、コンピュータゲームは、カラーCRT（例えば、カラーテレビ画面）を利用者が見ながらゲームに参加する形態がほとんどであり、ゲームの画面をいかに楽しいものにするかは、コンピュータゲーム機を開発する者にとって重要なテーマである。このためコンピュータゲーム機に使用される画像処理装置の研究が盛んに行われている。

コンピュータゲームに要求される画像表示機能はますます高度になってきており、半透明やぼかし等の高度な画像処理機能が求められるようになってきている。

半透明表示は、高度な画像表示機能の一種であって、2つの画像を重ね合わせる際に一方の画像の上に半透明にした他の画像を重ね合わせるようにするものである。ぼかし表示も、高度な画像表

示機能の一種であって、画像の輪郭を必要に応じてぼかそうとするものである。

従来は、半透明表示を実現するために、2つの画像を交互に表示して目の錯覚を利用して半透明像を出したり、2つの画像を1ドットおきに表示するようにして目の錯覚を利用して半透明表示をするようにしていた。

〔発明が解決しようとする課題〕

しかしながら、従来の半透明表示方法は共に目の錯覚を利用したものであるため理想的な半透明表示ができないという問題があった。理想的な半透明表示をするためには画像データ自身を半透明表示用に全面的に書き換える必要がある。

また、ぼかし表示についても従来は簡便な処理方法がなく、画像データ自身を変更する必要があった。

本発明の目的は、半透明やぼかし等の高度な画像表示処理を行うことができる画像処理装置を提供することにある。

〔課題を解決するための手段〕

上記目的は、カラー情報を含む画像データが記憶されたカラーRAMと、前記カラーRAMから読み出された画像データをデジタルアナログ変換して画像表示部へ出力するデジタルアナログ変換器とを有する画像処理装置において、前記カラーRAMから読み出された第1の画像データと、前記カラーRAMから読み出された第2の画像データとを所定の比率で混合して半透明画像データを生成する半透明処理部を備え、前記半透明処理部により処理された画像データを前記デジタルアナログ変換器によりデジタルアナログ変換して画像表示部へ出力することを特徴とする画像処理装置によって達成される。

また、上記目的は、カラー情報を含む画像データが記憶されたカラーRAMと、前記カラーRAMから読み出された画像データをデジタルアナログ変換して画像表示部へ出力するデジタルアナログ変換器とを有する画像処理装置において、前記

カラーRAMから読み出された第1の画像データと、前記第1の画像データを所定時間遅延させた遅延画像データとを所定の比率で混合してぼかし画像データを生成するぼかし処理部を備え、前記ぼかし処理部により処理された画像データを前記デジタルアナログ変換器によりデジタルアナログ変換して画像表示部へ出力することを特徴とする画像処理装置によって達成される。

〔作用〕

本発明によれば、半透明やぼかし等の高度な画像表示処理を行うことができる。

〔実施例〕

本発明の一実施例による画像処理装置を第1図及び第2図を用いて説明する。

本実施例の画像処理装置では、画像コードに対応するカラー情報を含む画像データをカラーRAM（図示せず）に格納し、表示すべき画面中の位置の画像コードに応じた画像データをカラーRAM

Mから読み出すようにしている。画像データは、R（赤）、G（緑）、B（青）の光の三原色の輝度を示すカラー情報により構成されている。

表示すべき画面中のある位置に対して優先順位の高い1位の画像コードと優先順位の低い2位の画像コードを設定することが可能である。例えば、1位の画像コードをスプライト画像とし、2位の画像コードを、スクロール用背景画像、静止用背景画像等の背景画像から選択した画像とし、2位の背景画像上に1位のスプライト画像を重ねて表示するようにする。

第1図に示す画像処理装置は、1位の画像コードに応じてカラーRAMから読み出した1位の画像データAと、2位の画像コードに応じてカラーRAMから読み出した2位の画像データBを処理して半透明画像データ又はぼかし画像データを得るようにしたものである。

2つの画像データを混合処理する混合処理部10は、R（赤）、G（緑）、B（青）の光の三原色毎に独立に設けられている。混合処理部10の

画像データA3と、制御レジスタ26からの制御データCが入力され、これらデータを処理して三原色毎の画像データR、G、Bが出力される。

セレクタ28には、混合処理部10により処理された画像データR、G、Bと、1位の画像データAが直接入力され、制御レジスタ26からの制御データにより一方が選択される。セレクタ28により選択された画像データは、デジタルアナログ変換器(DAC)30によりアナログ画像信号に変換される。変換されたアナログ画像信号はCRT32により表示される。

次に、混合処理部10の詳細を第2図を用いて説明する。この混合処理部10はR（赤）、G（緑）、B（青）の各三原色で共通である。この混合処理部10では半透明処理又はぼかし処理を行う。

半透明処理とは2つの画像データを所定の比率で混合する処理である。第2図の混合処理部10では7段階の比率（①1対15②1対7③1対3④1対1⑤3対1⑥7対1⑦15対1）で1位の

下方には画像データを送らせるために3つのラッチ20、22、24が縦に接続されて設けられている。これらラッチ20、22、24の下部にはCPU（図示せず）からの制御データを格納する制御レジスタ26が設けられている。

1位の画像データAはラッチ20、22、24により順々に左から右にラッチされる。ラッチ20からは現在より1ドット前の画像データA1が出力され、ラッチ22からは現在より2ドット前の画像データA2が出力され、ラッチ24からは現在より3ドット前の画像データA3が出力される。これらラッチ20、22、24には制御レジスタ26からの制御データが入力されており、必要に応じてラッチ20、22、24にラッチされた画像データをクリアする。

混合処理部10には、現在の2位の画像データB0と、現在の1位の画像データA0と、ラッチ20からの1ドット前の1位の画像データA1と、ラッチ22からの2ドット前の1位の画像データA2と、ラッチ24からの3ドット前の1位の西

画像データA0と2位の画像データB0を混合する。比率①1対15から比率⑦1対7、比率③1対3、比率④1対1、比率⑤3対1、比率⑥7対1、比率⑦15対1となるにしたがい、2位の画像データが速さかかっていくような感じとする。

ぼかし処理とは現在の画像データと所定時間遅延させた画像データを所定比率で混合する処理である。第2図の混合処理部10では3種類の混合式により画像データA0、A1、A2、A3を混合する。画像の輪郭をぼかすことにより凹凸の遠近感をだすことができる。

演算部11は2つの画像データを1倍又は2倍するものであり、4つの演算器11a、11b、11c、11dを有し、制御データCによりいずれかの演算器が選択される。

演算器11aは、上入力端の入力信号を1倍し、下入力端の入力信号を2倍する。上入力端には画像データB0が入力され、下入力端には画像データA0が入力される。演算器11bは、上入力端の入力信号を1倍し、下入力端の入力信号を2倍

する。上入力端には画像データA0が入力され、下入力端には画像データB0が入力される。これから演算器11a、11bは半透明処理のときに選択される。

演算器11cは、上入力端の入力信号を1倍し、下入力端の入力信号を1倍する。上入力端には画像データA0が入力され、下入力端には画像データA1が入力される。演算器11dは、上入力端の入力信号を1倍し、下入力端の入力信号を2倍する。上入力端には画像データA1が入力され、下入力端には画像データA0が入力される。これから演算器11c、11dはぼかし処理のときに選択される。

演算器11a、11b、11c、11dの上出力端の出力信号はそのまゝ加算部13に入力されるが、下出力端の出力信号は乗算部12により乗算されて加算部13に入力される。乗算部12は、1倍の乗算器12aと2倍の乗算器12bと4倍の乗算器12cと8倍の乗算器12dを有し、制御データCによりいずれかの乗算器が選択される。

出力信号R、G、Bとなる。

次に、混合処理部10による半透明処理とぼかし処理の具体例について説明する。

(1) 半透明処理(1対15)

演算器11b、乗算器12d、演算器14a、除算器17dが選択される。

演算器11bからはA0(上)、 $2 \times B0$ (下)が出力され、乗算器12dの出力信号は $16 \times B0$ となる。このため、加算部13の出力信号は $A0 + 16 \times B0$ となる。演算器14aの出力は $-B0$ であるので、加算部16の出力信号は $A0 + 15 \times B0$ となる。その結果、除算器17dの出力信号は $(A0 + 15 \times B0) / 16$ となり、1対15の半透明処理がなされる。

(2) 半透明処理(1対7)

演算器11b、乗算器12c、演算器14a、除算器17cが選択される。

演算器11bからはA0(上)、 $2 \times B0$ (下)が出力され、乗算器12cの出力信号は $8 \times B0$ となる。このため、加算部13の出力信号はA0

演算器14は、入力の入力信号を1ビット右にシフトした後に1の増減をとった信号を上出力端から出力し、+1を下出力端から出力する演算器14aと、上入力端の入力信号を1倍し下入力端の入力信号を1倍する演算器14bを有し、制御データCにより一方の演算器が選択される。

演算器14aの入力端には、演算器11a、11b、11c、11dの上出力端の出力信号が入力する。演算器14bの上入力端には画像データA2が入力し、下入力端には画像データA3が入力する。

加算部15は演算器14a又は演算器14bからの出力信号を加算する。

加算部16は加算部13からの出力信号とこの加算部15から出力信号を加算する。

除算部17は、2で割る除算器17aと、4で割る除算器17bと、8で割る除算器17cと、16で割る除算器17dを有し、制御データCによりいずれかの除算器が選択される。

乗算部17からの出力信号が混合処理部10の

$+8 \times B0$ となる。演算器14aの出力は $-B0$ であるので、加算部16の出力信号は $A0 + 7 \times B0$ となる。その結果、除算器17cの出力信号は $(A0 + 7 \times B0) / 8$ となり、1対7の半透明処理がなされる。

(3) 半透明処理(1対3)

演算器11b、乗算器12b、演算器14a、除算器17bが選択される。

演算器11bからはA0(上)、 $2 \times B0$ (下)が出力され、乗算器12bの出力信号は $4 \times B0$ となる。このため、加算部13の出力信号は $A0 + 4 \times B0$ となる。演算器14aの出力は $-B0$ であるので、加算部16の出力信号は $A0 + 3 \times B0$ となる。その結果、除算器17bの出力信号は $(A0 + 3 \times B0) / 4$ となり、1対3の半透明処理がなされる。

(4) 半透明処理(1対1)

演算器11b、乗算器12a、演算器14a、除算器17aが選択される。

演算器11bからはA0(上)、 $2 \times B0$ (下)

が出力され、乗算器11aの出力信号は $2 \times B0$ となる。このため、加算部13の出力信号は $A0 - 2 \times B0$ となる。演算器14aの出力は $-B0$ であるので、加算部16の出力信号は $A0 + B0$ となる。その結果、除算器17aの出力信号は $(A0 + B0) / 2$ となり、1対1の半透明処理がなされる。

(5) 半透明処理 (3対1)

演算器11a、乗算器12b、演算器14a、除算器17bが選択される。

演算器11aからは $B0$ (上)、 $2 \times A0$ (下) が出力され、乗算器12bの出力信号は $4 \times A0$ となる。このため、加算部13の出力信号は $4 \times A0 + B0$ となる。演算器14aの出力は $-A0$ であるので、加算部16の出力信号は $3 \times A0 + B0$ となる。その結果、除算器17bの出力信号は $(3 \times A0 + B0) / 4$ となり、3対1の半透明処理がなされる。

(6) 半透明処理 (7対1)

演算器11a、乗算器12c、演算器14a、

除算器17cが選択される。

演算器11aからは $B0$ (上)、 $2 \times A0$ (下) が出力され、乗算器12cの出力信号は $8 \times A0$ となる。このため、加算部13の出力信号は $8 \times A0 - B0$ となる。演算器14aの出力は $-A0$ であるので、加算部16の出力信号は $7 \times A0 + B0$ となる。その結果、除算器17cの出力信号は $(7 \times A0 + B0) / 8$ となり、7対1の半透明処理がなされる。

(7) 半透明処理 (15対1)

演算器11a、乗算器12d、演算器14a、除算器17dが選択される。

演算器11aからは $B0$ (上)、 $2 \times A0$ (下) が出力され、乗算器12dの出力信号は $16 \times A0$ となる。このため、加算部13の出力信号は $16 \times A0 + B0$ となる。演算器14aの出力は $-A0$ であるので、加算部16の出力信号は $15 \times A0 + B0$ となる。その結果、除算器17dの出力信号は $(15 \times A0 + B0) / 16$ となり、15対1の半透明処理がなされる。

(8) ぼかし処理 ($(A0 + A1) / 2$)

演算器11c、乗算器12a、演算器14b、除算器17aが選択される。

演算器11cからは $A0$ (上)、 $A1$ (下) が出力され、乗算器12aの出力信号は $A1$ となる。このため、加算部13の出力信号は $A0 + A1$ となる。演算器14b出力は $A2$ (上)、 $A3$ (下) になるはずであるが、制御レジスタ26からの制御データによりラッチ22とラッチ24が共にクリアされるので、演算器14bの出力は 0 (上)、 0 (下) になり、加算部15の出力信号は 0 になる。このため、加算部16の出力信号は $A0 + A1$ となる。その結果、除算器17aの出力信号は $(A0 + A1) / 2$ となり、式 $(A0 + A1) / 2$ なるぼかし処理がなされる。

(9) ぼかし処理 ($(A0 + A1 + A2 + A3) / 4$)

演算器11c、乗算器12a、演算器14b、除算器17bが選択される。

演算器11cからは $A0$ (上)、 $A1$ (下) が出力され、乗算器12aの出力信号は $A1$ となる。

このため、加算部13の出力信号は $A0 + A1$ となる。演算器14bの出力は $A2$ (上)、 $A3$ (下) であるので、加算部16の出力信号は $A2 + A3$ となる。その結果、除算器17bの出力信号は $(A0 + A1 + A2 + A3) / 4$ となり、式 $(A0 + A1 + A2 + A3) / 4$ なるぼかし処理がなされる。

(10) ぼかし処理 ($(2 \times A0 + A1 + A2) / 4$)

演算器11d、乗算器12a、演算器14b、除算器17bが選択される。

演算器11dからは $A1$ (上)、 $2 \times A0$ (下) が出力され、乗算器12aの出力信号は $2 \times A0$ となる。このため、加算部13の出力信号は $2 \times A0 + A1$ となる。演算器14bの出力は $A2$ (上)、 $A3$ (下) になるはずであるが、制御レジスタ26からの制御データによりラッチ24がクリアされるので、演算器14bの出力は $A2$ (上)、 0 (下) になる。このため加算部16の出力信号は $A2$ となる。その結果、除算器17bの出力信号は $(2 \times A0 + A1 + A2) / 4$ とな

り、式 $(2 \times A0 + \dots + A2) / 4$ なるぼかし処理がなされる。

本発明は上記実施例に限らず種々の変形が可能である。

例えば、混合処理部は上記実施例に示す構成に限らず、2つの画像データを所定の比率で混合できるものであればいかなる構成でもよい。

[発明の効果]

以上の通り、本発明によれば、半透明やぼかし等の高度な画像表示処理を行うことができる。

4. 図面の簡単な説明

第1図は本発明の一実施例による画像処理装置のブロック図、

第2図は同画像処理装置の混合処理部の詳細ブロック図である。

図において、

10…混合処理部

11…演算部

11a、11b、11c、11d…演算器

12…乗算部

12a、12b、12c、12d…乗算器

13…加算部

14…演算部

14a、14b…演算器

15…加算部

16…加算部

17…除算部

17a、17b、17c、17d…除算器

20、22、24…ラッチ

26…制御レジスタ

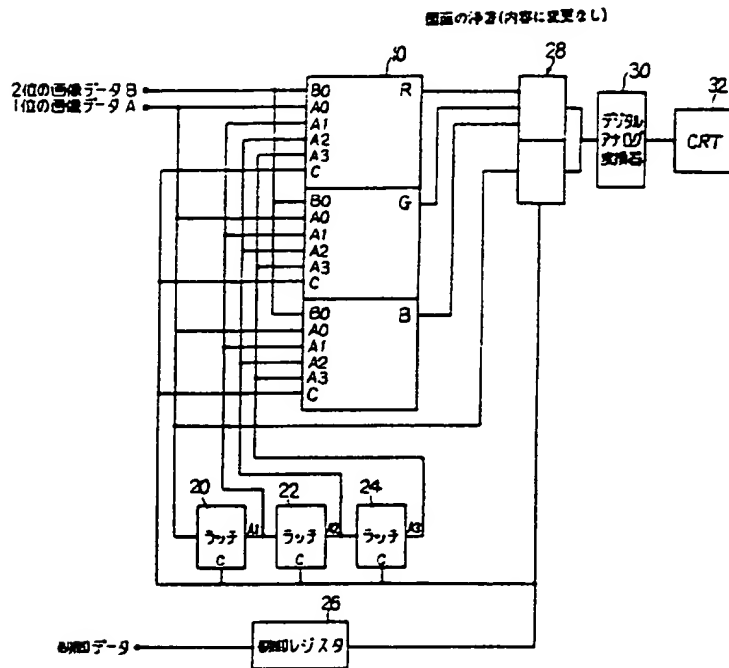
28…セレクタ

30…デジタルアナログ変換器

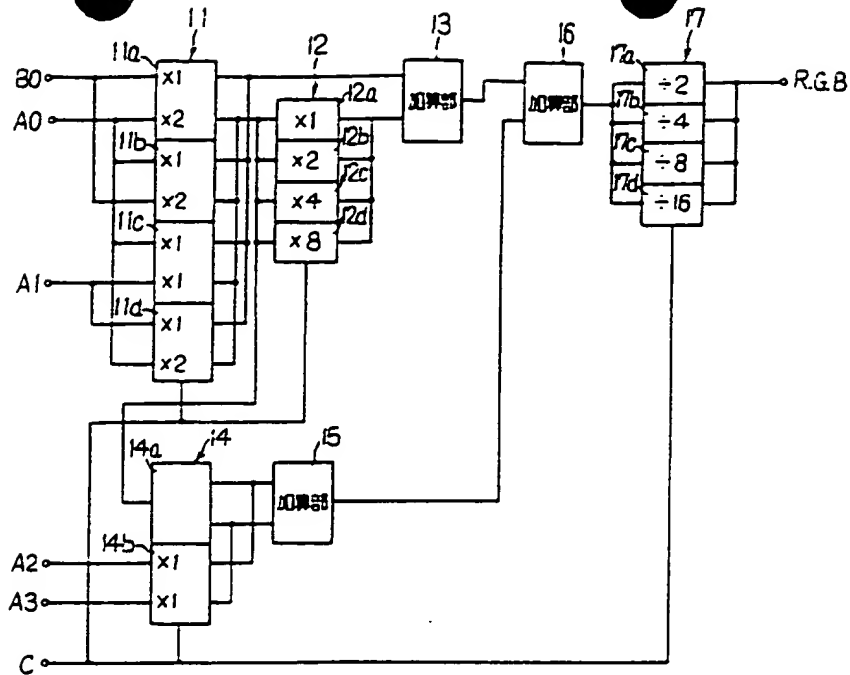
32…CRT

出願人 株式会社セガ・エンタープライゼス

代理人 弁理士 北 野 好 人



第1図



第2図

手続補正書(方式)

平成 7 年 11 月 6 日

特許庁長官 殿

1 事件の表示

平成2年 特許願 第264473号

2 発明の名称

画像処理装置

3 補正をする者

事件との関係 特許出願人

株式会社 セガ・エンタープライゼス

4 代理人

東京都新宿区大京町9番地
 エクシード四谷2階
 (8747) 弁理士 北野 裕 人
 電話 (03) 5379-8181



5 補正命令の日付 自 発

6 補正により増加する請求項の数 な し

7 補正の対象

図 面

8 補正の内容

図面の浄書(内容に変更なし)